

Titre : Conception Haut Niveau Low Power d'objets mobiles communicants

Directeur de Thèse : Robert de Simone (EPC Aoste / INRIA CRI-SAM & UMR CNRS/UNS I3S)

Co-directeur : François Verdier (équipe MCSoc, UMR CNRS/UNS LEAT)

Positionnement Labex :

Ce sujet s'inscrit pleinement (à notre sens) dans le domaine 5 « *Efficacité énergétique* », et dans une certaine mesure dans le domaine 4 « *Infrastructures : hétérogénéité et efficacité* ». Il fait l'objet d'une collaboration thématique entre l'équipe Aoste (EPC Inria/I3S) et le thème MCSOC du LEAT.

Description :

L'objectif est d'étudier la conception d'objets mobiles communicants pour lesquels des optimisations agressives au niveau de l'économie d'énergie sont nécessaires. Évidemment ces optimisations doivent préserver le respect des exigences fonctionnelles de qualité de service et de contraintes temps réel du système. Notre approche vise à considérer une modélisation de haut niveau des architectures et applications mises en œuvre, mais prenant néanmoins en compte tous ces aspects, fonctionnels et non-fonctionnels inclus.

Si on considère la complexification "galopante" de tels systèmes (accroissement du nombre de cœurs de processeurs embarqués, fréquences élevées, grand nombre de périphériques, capteurs ou interfaces de protocoles sans-fil), la consommation d'énergie requise peut rapidement dépasser les capacités offertes (typiquement une journée de fonctionnement sur batterie sans recharge). Définir une architecture logicielle/matérielle avec ses stratégies de gestion de la consommation, ayant le niveau de performance énergétique exigé par la vue applicative du système, est un problème très complexe et d'actualité "brulante" (si on peut dire).

On peut attribuer deux origines à cette complexité :

- La première résulte directement de la complexité intrinsèque de l'objet : les composants doivent être chacun contrôlés en énergie, afin de combiner au mieux les contraintes de fonctionnalité, de performance et de consommation. Mais ce contrôle (en voltage, en fréquence, en mise en sommeil,...) doit lui-même être implanté opérationnellement, avec un coût y compris énergétique. Des partitionnements éclairés du système, avec une gestion hiérarchique de groupes de composants, sont donc nécessaires pour envisager des politiques efficaces d'économie d'énergie;

- la seconde provient de l'insuffisance actuelle de support méthodologique et d'outils d'aide à la conception pour traiter ce problème, du moins au niveau système. La plupart des (nombreuses) solutions de CAO microélectronique existantes traitent ces phénomènes au niveau inférieur de la micro-architecture, tout comme le standard de représentation UPF (Unified Power Format -IEEE 1801).

Ces causes motivent bien le besoin d'une modélisation plus globale, au niveau système, qui sache inclure les architectures et les applications fonctionnelles "typiques" de scénarios exerçant la plate-forme d'exécution. Une représentation commune, à la fois abstraite et aussi précise que possible, des vues et contraintes fonctionnelles et non-fonctionnelles (performance, consommation) est également de mise.

Le sujet de thèse proposé consistera donc plus particulièrement à étudier la modélisation suivant plusieurs vues d'un système et ensuite proposer une ou des approches de type adéquation application/architecture (AAA) pour le dimensionnement d'une architecture optimisée en puissance/énergie à partir de l'analyse de comportements fonctionnels : décomposition en domaines de puissance, d'horloge et définition d'une stratégie d'optimisation en puissance/énergie. Une combinaison entre approche analytique (sur les modèles) et simulation (sur des langages dédiés issus de ces modèles, tel SystemC) sera considérée.

Des cas très concrets d'architectures embarquées seront considérés, comme la carte MPPA récemment commercialisée par la société Kalray, ou des architectures de téléphones mobiles développés par des partenaires éventuels en région PACA. Des exemples d'applications précises seront également considérés, tel le protocole/format H.265 ou des algorithmes reposant sur la FFT (Fast Fourier Transform). Néanmoins dans tous les cas l'accent sera mis sur la relation effective entre des approches formelles, fondées sur des modèles précis, pouvant être mis en face d'une approche méthodologique concrète définissant une CAO système d'un niveau plus abstrait que l'existant.

Verrou(s) :

Il existe d'ores et déjà des outils pour l'analyse de la consommation énergétique de modèles de plates-formes matérielles, souvent avec des descriptions de bas-niveau de celles-ci (« cycle-accurate »), mais parfois d'un niveau plus abstrait (« Transaction-Level Modeling »), basés généralement sur la simulation suivant des scénarios d'utilisation (« use case ») simples et linéaires ; il existe des environnements de co-modélisation permettant d'associer (par « *mapping* ») une représentation plus sophistiquée d'application, décrite comme un graphe de tâche, à un modèle d'architecture. Mais il n'existe pas actuellement d'environnement qui combine les deux approches, et se préoccupe de prendre en compte la consommation (dans un boucle de retro-action) pour spécifier plus finement le *mapping* qui prenne en compte cette information, et qui intègre au sein de l'architecture elle-même les mécanismes opérationnels (« power managers ») qui assurent cette gestion énergétique. En d'autres termes il s'agit ici en partie de passer d'une vue extra-fonctionnelle à une vue fonctionnelle de la gestion d'énergie dans l'étude au niveau de modèles abstraits, en phase amont de conception, de l'optimisation énergétique du *mapping* d'applications embarqués sur des architectures d'objets mobiles. Une chance serait de mener ce travail au contact-relais de sociétés de CAO Electronique, fournisseurs d'outils de conception dans ce domaine.

Résultats attendus :

- À la fois une méthodologie et son outillage, utilisant de manière combinée méthodes formelles d'analyse et techniques de simulation efficaces, couplés d'une part à des environnements de modélisation basés sur l'ingénierie des modèles, développés au sein de nos équipes (et plus spécifiquement Aoste), et d'autre part à des standards de représentation (SystemC, UPF,...) plus spécifiques du thème MCSoc du LEAT, et qu'il faudrait éventuellement savoir faire évoluer. Ici encore on mentionnera le couplage avec des outils spécifiques (moins généraux) développés par des partenaires industriels.
- Des publications et articles académiques pour valoriser ces résultats et rencontrer la communauté du domaine au sens plus large.